



## **Advanced Digital Broadcast**

15F, 205 Peihsin Road, Section 3, Hsintien City, Taipei County 231, Taiwan, R.O.C.  
tel: +886 2 2561 6551 fax: +886 2 2561 6552

### **AUTHORIZATION**

I, undersigned below Andrew Rybicki, representing Advanced Digital Broadcast Ltd., hereby authorize

Jaroslav Mirkowski

Director of Intellectual Property Department  
Advanced Digital Broadcast Polska spółka z ograniczoną odpowiedzialnością

to act on behalf of Advanced Digital Broadcast Ltd. for the purpose of signing statements under 37 CFR 3.73(b) (related to establishing ownership of patent or trademark properties), including signing the USPTO SB/96 form.

This authorization shall remain in force till 31<sup>st</sup> December 2004, unless revoked in writing at an earlier date.

2<sup>nd</sup> February 2004



Andrew Rybicki  
President and CEO



**ZAŚWIADCZENIE**

**Advanced Digital Broadcast Polska Sp. z o.o.  
Zielona Góra, Polska**

**Advanced Digital Broadcast Ltd.  
Taiwan, Tajwan**

złożyli w Urzędzie Patentowym Rzeczypospolitej Polskiej dnia 06 października 2003 r. podanie o udzielenie patentu na wynalazek pt.: „Sposób sterowania wyświetlaniem ramek sygnału wideo.”

Dołączone do niniejszego zaświadczenia opis wynalazku, zastrzeżenia patentowe i rysunki są wierną kopią dokumentów złożonych przy podaniu w dniu 06 października 2003 r.

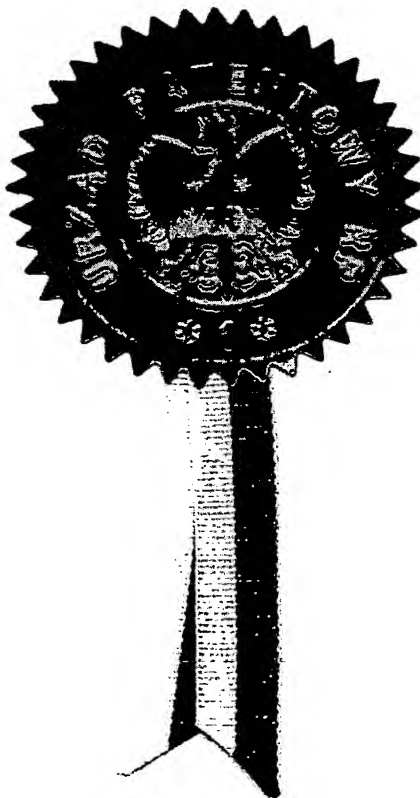
Podanie złożono za numerem P-362631.

Warszawa, dnia 25 maja 2004 r.

z upoważnienia **Prezesa**

  
inż. Barbara Zabczyk

Naczelnik



## Sposób sterowania wyświetlaniem ramek sygnału wideo

Przedmiotem wynalazku jest sposób sterowania wyświetlaniem ramek sygnałów wideo, znajdujący zastosowanie w cyfrowych dekodernach/odbiornikach sygnału telewizyjnego, do których sygnał jest dostarczany w postaci analogowej, a następnie po konwersji na sygnał cyfrowy jest on przetwarzany w dekodernie i po konwersji na postać analogową, zwykle w innej formie jest przekazywany do odbiornika, przykładowo telewizora.

Znane z aktualnego stanu techniki sposoby sterowania wyświetlaniem ramek sygnałów wideo można podzielić na trzy grupy. Do pierwszej z nich należą sposoby, w których wykorzystuje się jeden bufor ramki, a wejście sygnału wideo (zegar częstotliwości odświeżania) nie jest synchronizowane z wyjściem. Wadą rozwiązania są zakłócenia występujące podczas wyświetlania ramek, przykładowo przejawiające się tym, że górna część obrazu bywa czasami przesunięta względem dolnej.

Drugim sposobem jest zastosowanie jednego bufora ramki oraz zastosowanie synchronizacji zegarów sygnału wejściowego z sygnałem wyjściowym. Zakłócenia z pierwszego sposobu nie występują, jednak istnieje konieczność wykonania synchronizacji zegarów. Ponadto występują problemy przy przełączaniu między sygnałami wejściowymi o różnych częstotliwościach/fazach synchronizacji.

Trzecim znanym sposobem, nazywanym podwójnym buforowaniem (ang. "Back buffering" lub "double buffering") jest zastosowanie dwóch buforów. Do jed-

nego są zbierane dane, które następnie są przepisywane do drugiego bufora, który jest wyświetlany. Wadą rozwiązania jest konieczność przepisywania dużej ilości danych.

Z amerykańskiego opisu patentowego o numerze US 5 446 496 jest znane rozwiązanie, w którym konwersji poddaje się częstotliwość ramek video, przy czym wyjściowa częstotliwość musi być niższa niż częstotliwość wejściowa. Ponadto przy konwersji stosuje się pojedynczy bufor ramki, co może prowadzić do utraty wielu ramek sygnału wideo przy znacznych rozbieżnościach pomiędzy wejściową a wyjściową częstotliwością ramek, z powodu tego, że aktualnie wyświetlane dane nie mogą zostać nadpisane.

Celem wynalazku jest wyeliminowanie występujących niedogodności poprzez taki dobór konwersji częstotliwości ramek video, w której częstotliwość wyjściowa może być zarówno niższa jak i wyższa od częstotliwości wejściowej.

W sposobie według wynalazku uruchamia się dwa procesy, z których pierwszy steruje pobieraniem ramek ze źródła sygnału zapisanego w pierwszym formacie i ich zapisem do buforów, a drugi steruje wyświetlaniem ramek zapisanych w buforach tymczasowych w drugim formacie wideo, przy czym procesy te komunikują się między sobą, ustalając moment oraz miejsce będące wybranym buforem ramki, zapisu i odczytu ramek wideo z użyciem, co najmniej trzech buforów ramek wideo.

Prezentowany w opisie sposób dotyczy wyświetlania ramek wideo odczytywanych z analogowego źródła sygnału wideo, przetwarzania tych ramek i wyświetlania ich w analogowym odbiorniku, przykładowo telewizorze. W sygnale źródłowym są nadawane dane przykładowo zgodne ze specyfikacją ITU-R BT.601-5 lub ITU-R BT.656-4. Według sposobu w urządzeniu przetwarzającym odebrane

ramki wideo stosuje się buforowanie danych w liście buforów ramek. Lista taka składa się, z co najmniej trzech buforów, z których każdy przechowuje jedną ramkę wideo. Zgodnie z ideą wynalazku unika się problemów z synchronizacją zegara ramek sygnału wejściowego z zegarem ramek sygnału wyjściowego. Odebrane dane przetwarza się tak, aby nie powodować konfliktów odczytu z zapisem oraz nie wprowadzać zakłóceń do wyjściowego sygnału analogowego. Ponadto, odmiennie niż w rozwiązaniach znanych z aktualnego stanu techniki, unika się zakłóceń obrazu oraz unika się transferu dużej ilości danych pomiędzy poszczególnymi buforami ramek. Dzięki zastosowaniu buforowania danych w kolejce buforów ramek oraz sposobu jego sterowania, unika się problemów z synchronizacją zegara ramek sygnału wejściowego z zegarem ramek sygnału wyjściowego.

Wynalazek jest przedstawiony w przykładzie wykonania na rysunku; na którym fig.1 przedstawia organizację analogowego sygnału video, fig.2 - przepływ danych w urządzeniu przetwarzającym sygnały wideo, fig. 3 - możliwe przesunięcie sygnałów synchronizujących ramki wideo, fig. 4 - sposób dekodowania ramek sygnałowych, fig. 5 - sposób wyświetlania ramek sygnałowych, a fig. 6 ukazuje sposób organizacji buforów ramek sygnału video według wynalazku.

Jak pokazano na fig. 1 rysunku przedstawiającej typowy analogowy sygnał wideo sterujący odbiornikiem sygnału tego typu, dane przeznaczone do wyświetlenia są przesyłane razem z sygnałami sterującymi dla odbiornika. Fragment sygnału 106 przedstawiony na rysunku odpowiada pojedynczej linii poziomej obrazu, a poszczególne jego części oznaczają w kolejności: 101 synchronizację poziomą (HSync) oznaczającą przejście do następnej linii, 102 próg przedni sygnału synchronizacji poziomej (ang. Horizontal front porch), 103 próg tylny sygnału synchro-

nizacji poziomej (ang. Horizontal back porch), 104 obszar wygaszania poziomego (ang. Horizontal blank time), 105 czas, w którym są przekazywane informacje o obrazie danej linii. Jak pokazano w części 107 rysunku, po wyświetleniu wszystkich linii obrazu sygnał przekazuje do odbiornika informację o synchronizacji pionowej 108. Informacja taka składa się z trzech części: 109 próg przedni sygnału synchronizacji pionowej (ang. Vertical front porch), 110 synchronizacji pionowej (VSync) oznaczającej ustawienie aktualnego miejsca wyświetlania obrazu na lewy górny róg, 111 próg tylny sygnału synchronizacji pionowej (ang. Vertical back porch).

Na fig. 2 rysunku przedstawiono typowe urządzenie, dla którego jest dedykowany sposób sterowania wyświetlaniem ramek wideo według wynalazku. Jest to dekodery telewizji, który pobiera dane telewizyjne z analogowego sygnału wideo. Blok odbioru tego sygnału 201 przekazuje odczytane dane do bloku, w którym następuje konwersja sygnału analogowego na sygnał cyfrowy 202. Po wykonaniu konwersji dane przekazywane są do sterownika buforów 203 ramek, który odpowiada za sterowanie dekodowaniem ramek 203a, zapisem i odczytem danych z pamięci 203b oraz przekazywaniem danych 203c do kodera wideo 204 zamieniającego sygnał cyfrowy na analogowy przekazywany następnie do odbiornika 205, przykładowo telewizora. Całością procesu przetwarzania danych steruje procesor dekodera telewizji oznaczony na rysunku symbolem 206.

Sposób według wynalazku rozwiązuje problem przesunięcia sygnałów synchronizujących w źródłowym oraz wyjściowym wideo oraz eliminuje zakłócenia obrazu, które mogą powstać, gdy wejściowa częstotliwość ramek wideo jest różna do częstotliwości ramek wyjściowych. W przypadku, gdy wejściowa częstotliwość jest wyższa i bufor ramki zapisują więcej danych niż mogą przekazać na wyjście,

niektóre klatki zostaną pominięte (zależnie od różnicy częstotliwości), aby nie powodować zakłóceń w wyświetlaniu obrazu. Jeśli natomiast wejściowa częstotliwość ramek jest niższa od wyjściowej, zależnie od potrzeb niektóre z ramek zostaną wyświetlone więcej niż jednokrotnie. Typowe częstotliwości ramek to dla sygnału PAL 25 ramek na sekundę (50 sygnałów VSYNC), a dla systemu NTSC częstotliwość 29,97 ramki na sekundę (59,94 sygnałów VSYNC).

Fig. 3 rysunku przedstawia przykład przesunięcia pomiędzy wejściowym, a wyjściowym sygnałem wideo, które mają tę samą częstotliwość. Sterowanie wejściowych danych wyjściowym zegarem tworzyłoby zakłócenia, które dla użytkownika objawiałyby się wyświetlaniem obrazu składającego się w połowie z jednej ramki obrazu a w drugiej połowie z kolejnej ramki obrazu.

Na fig. 4 rysunku ukazano diagram procedury, która steruje dekodowaniem obrazu do poszczególnych buforów. Procedura sterowania rozpoczyna działanie w punkcie 401. Pierwszym jej zadaniem jest ustawienie aktualnego bufora dekodera 402, do którego będą dekodowane dane, na pierwszy bufor z listy dostępnych buforów. Kolejnym krokiem 403 jest oczekiwanie na sygnał dolnej pionowej synchronizacji z wejściowego sygnału wideo. Gdy sterownik wykryje taki sygnał procedura przechodzi do punktu 404, gdzie następuje sprawdzenie czy kolejny bufor względem aktualnego bufora dekodera jest wyświetlany, co zapobiega nadpisaniu danych, które tworzą aktualnie wyświetlaną ramkę wideo. Jeśli nie jest on wyświetlany, to bufor dekodera ustawia się 405 na kolejny bufor. W przeciwnym przypadku następuje bezpośrednie przejście do punktu 406 procedury, gdzie po wykryciu sygnału górnej pionowej synchronizacji w analogowym sygnale wejściowym następuje dekodowanie danych do aktualnego bufora dekodera. Ostatnim krokiem procedury sterowania dekodowaniem jest powrót do punktu 403. Od tego

momentu sterownik dekodowania działa w pętli.

Sposób sterowania wyświetlaniem sygnału wyjściowego został przedstawiony na fig. 5 rysunku. Procedura sterująca rozpoczyna swoje działanie w punkcie 501. Kolejnym krokiem jest ustawienie pierwszego bufora z dostępnej listy jako bufora wyświetlanego 502. Następnie, w punkcie 503 oczekuje się na wystąpienie sygnału dolnej synchronizacji pionowej na wyjściu analogowego sygnału wideo. Gdy sygnał taki wystąpi, procedura przechodzi do punktu 504. Ostatnim krokiem 505 jest wyświetlenie zawartości aktualnie ustawionego bufora wyświetlania. Wyświetlenie to może nastąpić po wykryciu sygnału górnej synchronizacji pionowej w wyjściowym analogowym sygnale wideo. Ostatnim elementem procedury jest powrót do punktu 503. Od tego momentu sterownik wyświetlania działa w pętli.

Bufory ramek, do których cyklicznie zapisuje się dane, które oczekują na wyświetlenie zostały przedstawione na fig. 6 rysunku. Zostały one zorganizowane w formie listy, gdzie każdy bufor 602 poza daną ramką wideo zawiera także wskaźnik na następny bufor listy 603 oraz wskaźnik na poprzedni bufor z danej listy 601. Istnieje także powiązanie pomiędzy pierwszym buforem z listy i ostatnim buforem, tak jak zostało to przedstawione na rysunku.

RZECZNIK PATENTOWY  
*Andrzej Musiałowski*  
mgr inż. Andrzej Musiałowski



### **Zastrzeżenia patentowe**

1. Sposób sterowania wyświetlaniem ramek wideo w odbiornikach telewizji korzystający z buforowania, **znamienny tym**, że uruchamia się dwa procesy, z których pierwszy steruje pobieraniem ramek ze źródła sygnału zapisanego w pierwszym formacie i zapisem do buforów, a przy użyciu drugiego steruje się wyświetlaniem ramek zapisanych w buforach tymczasowych w drugim formacie wideo, przy czym procesy te komunikują się między sobą ustalając moment oraz miejsce, będące wybranym buforem ramki, zapisu i odczytu ramek wideo z użyciem co najmniej trzech buforów ramek wideo.
2. Sposób według zastrz. 1, **znamienny tym**, że bufory ramek wideo są zorganizowane są w formie listy dwukierunkowej, gdzie istnieje połączenie pomiędzy pierwszym a ostatnim jej elementem.
3. Sposób według zastrz. 1, **znamienny tym**, że proces pobierania danych rozpoczyna się od ustawienia aktualnego bufora dekodera (402), do którego dekoduje się dane na pierwszy bufor z listy dostępnych buforów, następnie oczekuje się (403) na sygnał dolnej pionowej synchronizacji z wejściowego sygnału wideo, przy czym gdy sterownik wykryje taki sygnał sprawdza się (404) czy kolejny bufor względem aktualnego bufora dekodera jest wyświetlany, co zapobiega nadpisaniu danych, które tworzą aktualnie wyświetlaną ramkę wideo, a w przypadku, w którym bufor ten nie jest wyświetlany bufor dekodera ustawia się (405) na kolejny,

natomiast w przypadku przeciwnym przechodzi się bezpośrednio do wykrycia sygnału górnej pionowej synchronizacji (406) w analogowym sygnale wejściowym, dalej następuje dekodowanie danych do aktualnie ustawionego bufora dekodera i powrót do oczekiwania (403) na sygnał dolnej pionowej synchronizacji z wejściowego sygnału video, po czym rozpoczyna się praca według pętli.

4. Sposób według zastrz. 1, **znamienny tym**, że proces wyświetlania danych polega na ustawieniu pierwszego bufora z dostępnej listy jako bufora wyświetlanego (502) po czym oczekuje się (503) na wystąpienie sygnału dolnej synchronizacji pionowej na wyjściu analogowego sygnału wideo, a gdy ten sygnał wystąpi, wyświetla się bufor poprzedni względem bufora dekodera (504), a następnie, po wykryciu sygnału górnej synchronizacji pionowej w wyjściowym analogowym sygnale wideo wyświetla się (505) aktualnie ustawiony bufor wyświetlania, po czym powraca się do oczekiwania (503) na wystąpienie sygnału dolnej synchronizacji pionowej na wyjściu analogowego sygnału video, od którego to momentu praca sterownika wyświetlania odbywa się w pętli.

RZECZNIK PATENTOWY  
*mgr inż. Andrzej Masłowski*

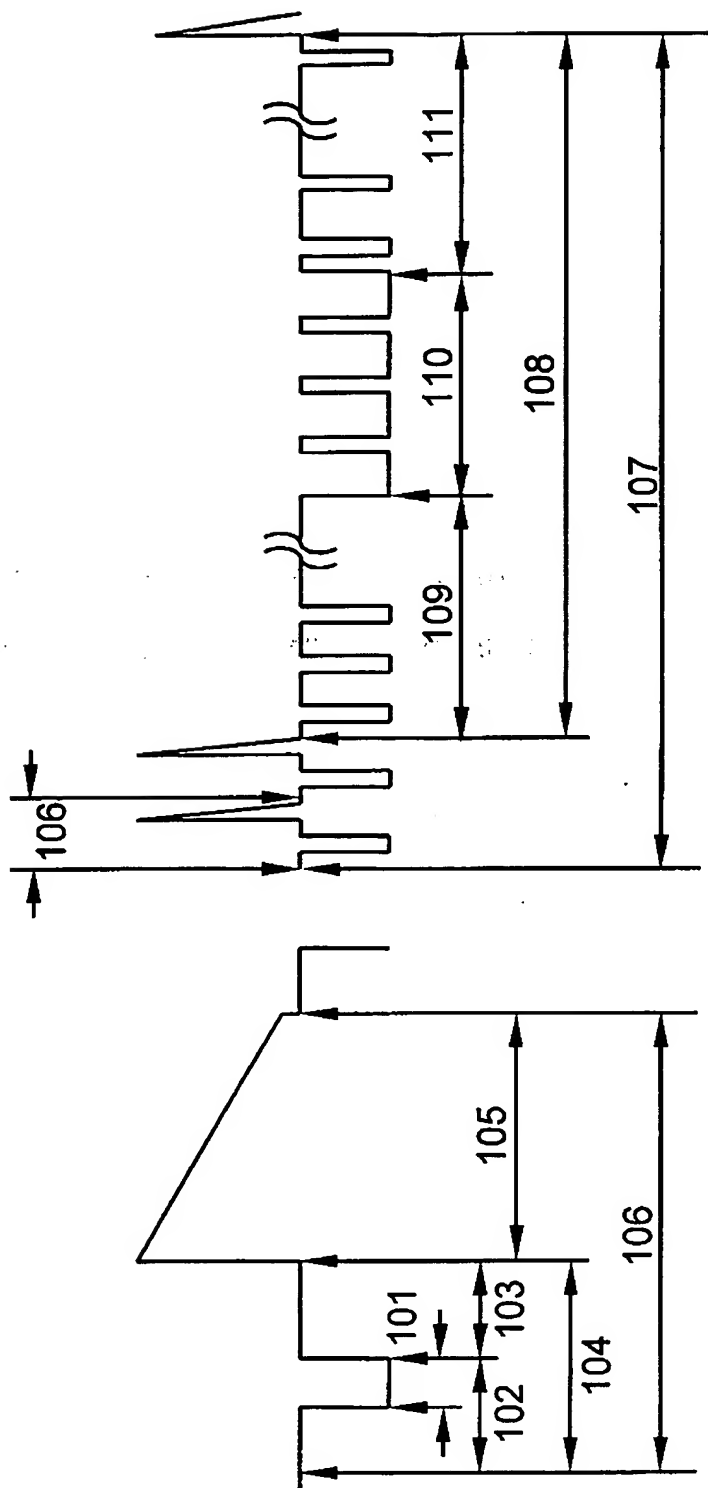


Fig. 1

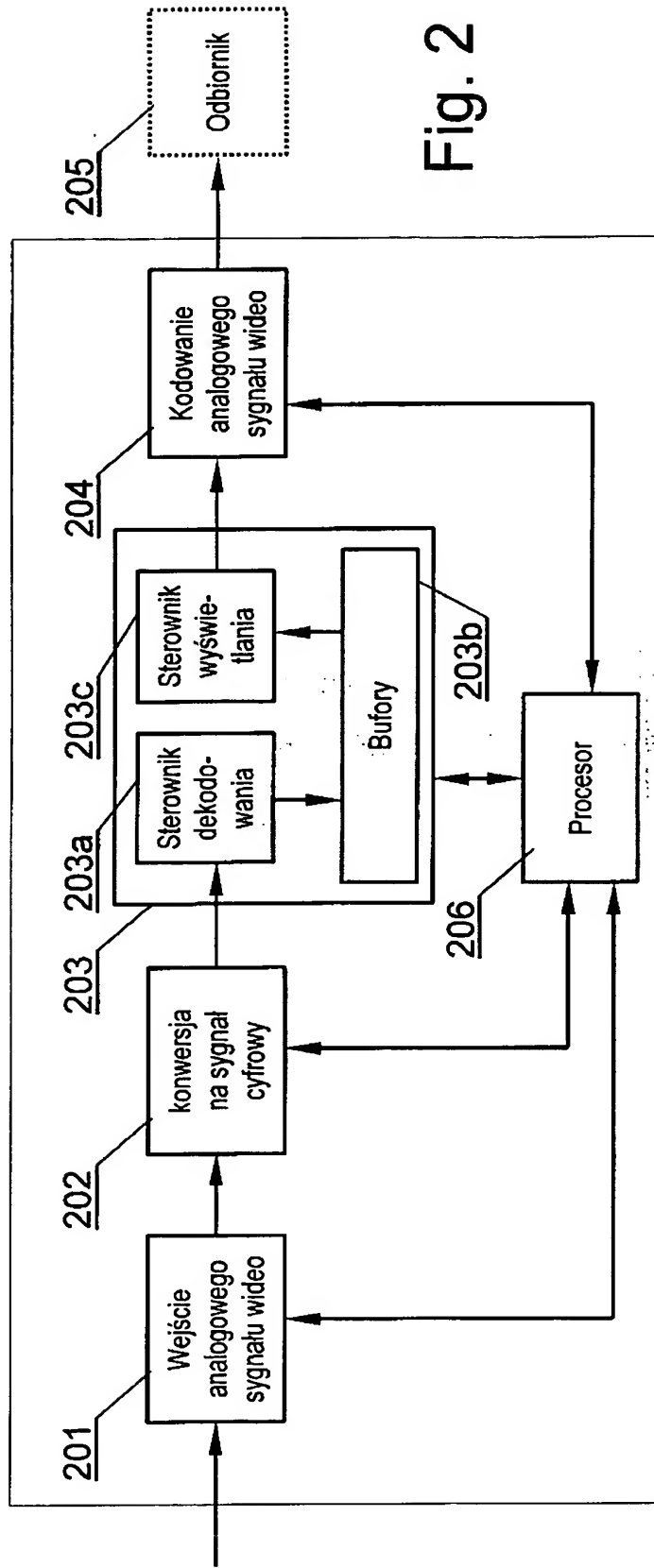


Fig. 2

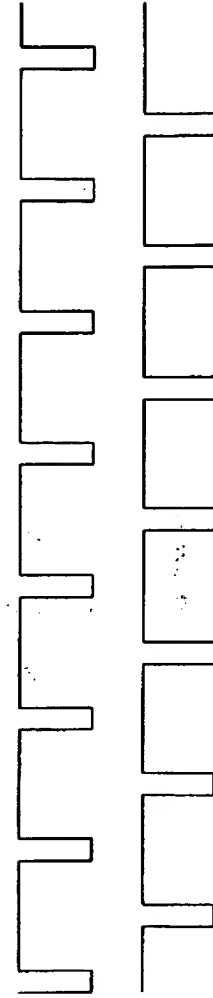


Fig. 3

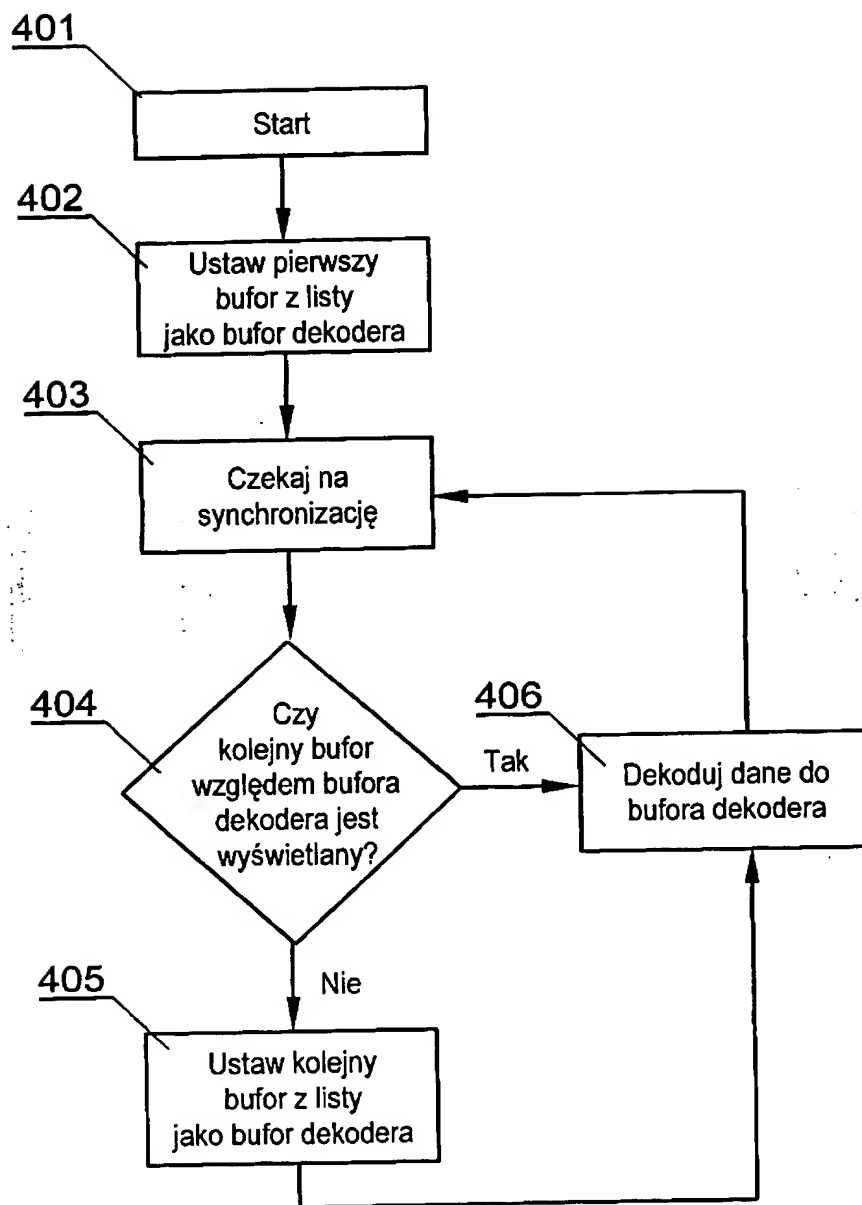


Fig. 4

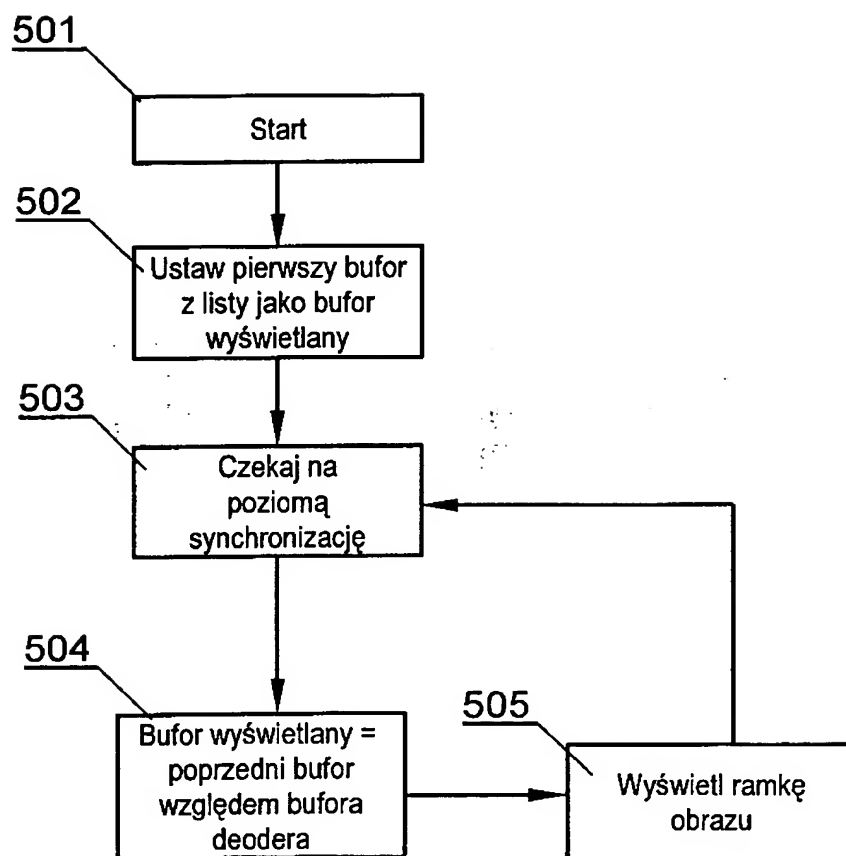


Fig. 5

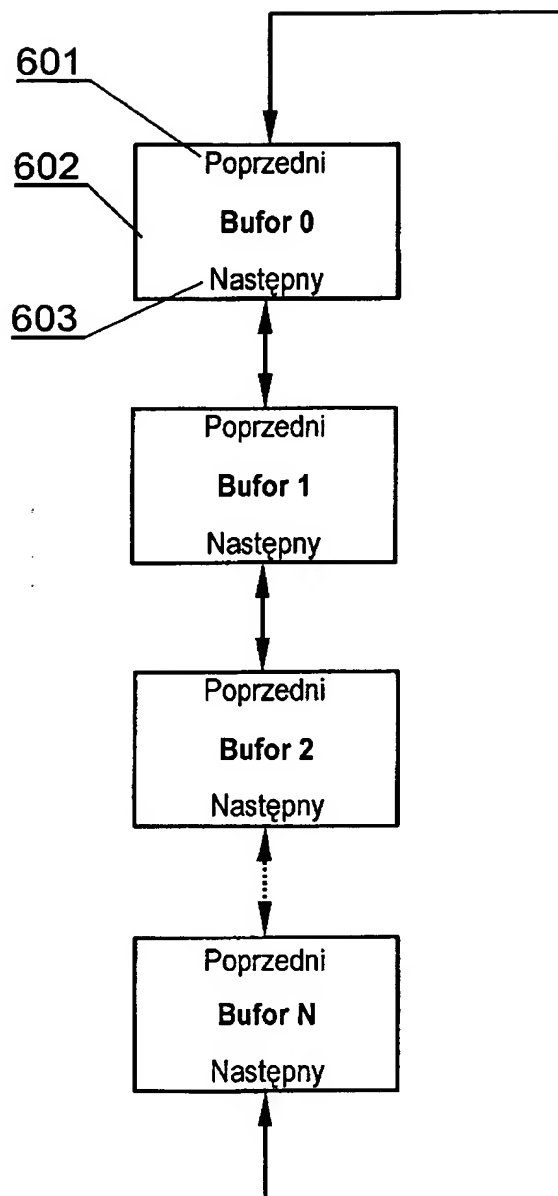
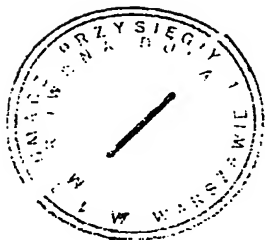


Fig. 6



*Yvona Duma, sworn translator of the English language for the District Court in Warsaw,  
88 Lachmana Street, 02-786 Warsaw, tel./fax: (22) 855 50 57; mobile: 0 – 608 799 839*

**Translation from the Polish language**

**THE PATENT OFFICE OF THE REPUBLIC OF POLAND**

*/in the middle of the page the national emblem of the Republic of Poland/*

**A CERTIFICATE**

**Advanced Digital Broadcast Polska Sp.z o.o.,  
Zielona Góra, Poland**

**Advanced Digital Broadcast Ltd.,  
Taipei, Taiwan**

on October 6<sup>th</sup>, 2003 submitted to the Patent Office of the Republic of Poland an  
application for granting a patent for an invention called „A method of controlling display of  
video signal frames”

The description of the invention, the patent claims and the drawings, which were attached to  
this certificate, are true copies of the documents, which were submitted together with the  
application on October 6<sup>th</sup>, 2003.

The application was submitted under the following number: P-362631.

Warsaw, 25<sup>th</sup> May, 2003

on behalf of the President  
Barbara Zabczyk, Eng.  
Head of the Patent Office  
*/-/ illegible signature*





*/in the left hand lower corner of the page the impressed round golden color paper sticker-stamp with the national emblem of the Republic of Poland in the middle and the following inscription in the rim: /*

The Patent Office of the Republic of Poland

\* 1 \*

*/in the left hand lower corner of each subsequent page of the document the impressed round stamp with the national emblem of the Republic of Poland in the middle and the illegible contents in the rim: /*

*/in the right hand upper corner of the page the following number: /*

**362631**

*/the number in handwriting: /*

3

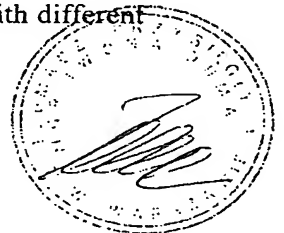
### **A method of controlling display of video signal frames**

The object of invention is a method of controlling display of video signal frames, which is applicable in digital decoders/receivers of television signal, to which signal is delivered in analogue form, and next after conversion to digital signal it is processed in the decoder and after conversion to analogue form, it is transmitted usually in a different format to a receiver, for example a television set.

Methods of controlling display of vide signal frames, which are known from the current state of the art, can be divided into three groups. The first one includes methods, in which one frame buffer is used, and output of video signal (refresh frequency timer) is not synchronized with the output. A drawback of the solution is interferences, which appear at frame display. They manifest, for example, in a shift of the top part of the picture in relation to the lower part.

The second solution consists in applying one frame buffer and synchronization of input signal timers with output signal.

Although interferences from the first method do not appear, there is a necessity to synchronize the timers. Moreover, there are problems with switching between input signals with different synchronization frequencies/phases.



The third known method, called back buffering or double buffering consists in applying two buffers. Data are fetched to one of them, and

- 2 -

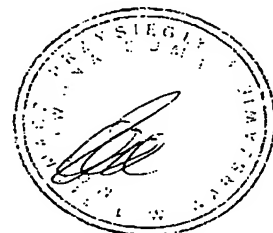
next they are copied to the second buffer, which is displayed. A disadvantage of this solution is a necessity of copying large amounts of data.

There is a solution known from American patent description no. US 5 446 496, in which frequency of video frames is converted, while the output frequency must be lower than the input frequency. Moreover, a single frame buffer is used at conversion, which can lead to a loss of many video signal frames with considerable discrepancies between input and output frame frequency, because currently displayed data cannot be overwritten.

The aim of the invention is to eliminate the occurring inconveniences by choosing a conversion of video frames frequency in such a way that the output frequency can be both lower and higher than the input frequency.

In the method, according to the invention, two processes are started. The first one controls frame fetching from the source of signal recorded in the first format and recording them to buffers. The second one controls display of frames recorded in temporary buffers in the second video format. These processes communicate between each other, setting the moment and place, it is the selected frame buffer, for recording and reading video frames with application of at least three video frame buffers.

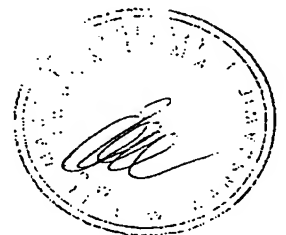
The method presented in the description applies to displaying of video frames, which are read from analogue source of video signal, processing these frames and displaying them in an analogue receiver, for example a television set. Data are transmitted in the source signal, for example compliant with the specification ITU-R BT.601-5 or ITU-R BT.656-4.



According to the method, there is data buffering in the list of frame buffers applied in the device, which processes received video frames. Such list consists of at least three buffers, each of them stores one video frame. According to the idea of the invention, problems with synchronization of the timer of input signal frames with the timer of output signal frames are avoided. Received data are processed in such a way that no conflict of reading with writing occurs and no interferences are introduced to the output analogue signal. Moreover, contrary to the solutions, known from the current state of the art, interferences of picture are avoided and transfer of large amount of data between separate frame buffers is avoided. Thanks to application of data buffering in the queue of frame buffers and a method of controlling it, problems with synchronization of the timer of input signal frames with the timer of output signal frames are avoided.

The invention is presented in the example of embodiment as a drawing, in which fig. 1 shows organization of analogue video signal, fig. 2 – data flow in a video signal processing device. Fig 3. illustrates possible shift of video frame synchronizing signals, fig. 4 – a method of decoding signal frames, fig. 5 – a method of displaying signal frames, and fig. 6 shows a method of organizing video signal frame buffers according to the invention.

As shown in fig. 1 of the drawing, which illustrates a typical analogue video signal, which controls the signal receiver of this type, data to be displayed are sent together with control signals to the receiver. A fragment of signal 106 illustrated in the drawing corresponds to a single horizontal line of picture, and its separate parts represent respectively: 101 horizontal synchronization (HSynch), which denotes a shift to the next line, 102 a horizontal front porch, 103 a horizontal back porch,



104 a horizontal blank time, 105 time, in which information about the picture of a given line is transferred. As shown in part 107 of the drawing, after displaying all picture lines, the signal transmits to the receiver information about vertical synchronization 108. Such information consists of three parts: 109 a vertical front porch, 110 vertical synchronization (VSync), which denotes setting of the current place of picture display in the left hand top corner, i.e. 111 a vertical back porch.

A typical device, with dedicated method of controlling display of video frames, according to the invention, was presented in fig. 2 of the drawing. It is a television decoder, which fetches television data from analogue video signal. Reception block of this signal 201 transmits the data read to the block, where conversion of analogue signal into digital signal 202 takes place. After the conversion, data are transmitted to buffer controller 203 of frames, which controls frame descrambling 203a, writing and reading data from storage 203b and transmitting data 203c to a video coder 204, which transforms digital signal into analogue signal, which is next transmitted to a receiver 205, for example a television set. The whole process of data processing is controlled by the processor of the television decoder, which is marked with symbol 206 in the drawing.

The method according to the invention resolves the problem of shifting synchronizing signals in the source and output video and eliminates picture interferences, which can be created, when input frequency of video frames differs from the frequency of output frames. In case the input frequency is higher and frame buffers record more data than they can transfer to the output,

certain frames will be omitted (depending on the frequency difference), to avoid interferences in picture display. However, if the input frame frequency is lower than the output frequency,



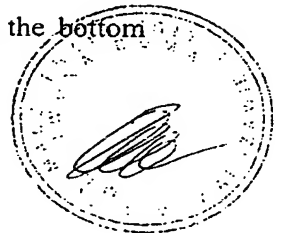
depending on the needs, some frames will be displayed more than once. Typical frame frequencies for a PAL signal are 25 frames per second (50 VSYNC signals) and for NTSC frequency 29.97 frames per second (59.94 VSYNC signals).

Fig. 3 of the drawing illustrates an example of a shift between the input and output video signal, with the same frequency. Control of the input data by the output timer would create interferences, which for the user could be visible in a picture, one half of which consists of one picture frame, and the second half of the next picture frame.

A diagram of the procedure is shown in fig. 4. This procedure controls decoding of picture for separate buffers. The control procedure starts in point 401. Its first task is to set the current decoder buffer 402, to which data will be decoded, to the first buffer from the list of available buffers. In the next step 403 there is waiting for the bottom vertical synchronization signal from the input video signal. When the controller detects such signal, the procedure moves to point 404, where a check is made if the next buffer in relation to the current buffer of the decoder is being displayed, which prevents overwriting of data, composing the currently displayed video frame. If it is not displayed, the buffer of the decoder is set 405 to the next buffer. In opposite case, there is a direct shift to point 406 of the procedure, where after detecting the signal of the top vertical synchronization in analogue input signal data, decoding takes place to the current buffer of the decoder. The last step of the control procedure of decoding is a return to point 403. From this moment, the decoding controller operates in a loop.

- 6 -

The method of controlling display of output signal was illustrated in fig. 5 of the drawing. The control procedure starts in point 501. The next step is to set the first buffer from the available list as the displayed buffer 502. Next, in point 503 appearance of the bottom



vertical synchronization is awaited on the analogue output of the video signal. When such signal appears, the procedure moves to the point 504. The last step 505 is to display the content of the display buffer, which is currently set.

This display can take place after a signal from the top vertical synchronization is detected in the analogue output of video signal. The last element of the procedure is a return to the point 503. From this moment the controller operates in a loop.

Frame buffers, with cyclically recorded data, which wait for a display are illustrated in fig. 6 of the drawing. They are organized in form of a list, where each buffer 602, except of the given video frame, contains also a pointer to the next buffer in the list 603 and a pointer to the previous buffer from the given list 601. There is also a connection between the first buffer from the list and the last buffer, as it is presented in the drawing.

*/oblong stamp with the following contents:/  
PATENT ATTORNEY  
/-/ illegible signature  
eng. Andrzej Masłowski MA*

*/in the right hand upper corner of the page the following number:/  
362631  
/the number in handwriting:/  
4*

## PATENT CLAIMS

1. The method of controlling display of video frames in television receivers, using buffering, **characterized in that**, two processes are started, the first of which controls fetching frames from the signal source, recorded in the first format and recording to buffers and with the use of the second process display of frames, recorded in temporary buffers in the second video format, is controlled, where these processes communicate between each other



setting the moment and place, being the selected frame buffer, for recording and reading video frames with the use of at least three video frame buffers.

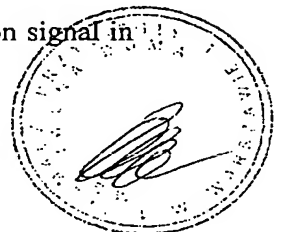
2. The method according to claim 1, **characterized in that** video frame buffers are organized in form of a bidirectional list, with connection between its first and last element.

3. The method according to claim 1, **characterized in that** the process of data fetching starts with setting the current decoder buffer (402), to which data are decoded in the first buffer from the list of available buffers, next the signal of the bottom vertical synchronization is awaited (403) from the input video signal and when the controller detects such signal there is a check (404) made to establish if the next buffer in relation to the current buffer is being displayed, which prevents overwriting of data, composing the currently displayed video frame and in case, when this buffer is not displayed, the decoder buffer is set (405) to the next

- 2 -

and in the opposite case a move is made directly to detection of the top vertical synchronization signal (406) in the analogue input signal, next decoding of data to currently set decoder buffer takes place and a return to awaiting (403) for signal of the bottom vertical synchronization from input video signal where afterwards loop operation starts.

4. The method according to claim 1, **characterized in that** the process of data display consists in that the first buffer from the available list is set as the displayed buffer (502) and next appearance of the bottom vertical synchronization is awaited (503) in the output of the analogue video signal and when this signal occurs the previous buffer is displayed in relation to the decoder buffer (504) and next after detecting the top vertical synchronization signal in



the output analogue video signal the currently set display buffer is displayed (505) and afterwards a return is made to waiting (503) for appearance of the bottom vertical synchronization signal and next operation of the display controller is performed in a loop from this moment.

*/oblong stamp with the following contents:/*

PATENT ATTORNEY

*/-/ illegible signature*

eng. Andrzej Masłowski M.Sc.

*/in the subsequent pages in the right hand upper corner of the page the following number is repeated:/*

362631

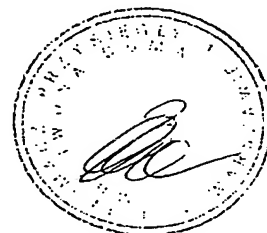
*/the subsequent pages are numbered in handwriting from 5 to 9/*

*/on the subsequent pages containing diagrams the oblong stamp with the following contents:/*

PATENT ATTORNEY

*/-/ illegible signature*

eng. Andrzej Masłowski M.Sc.





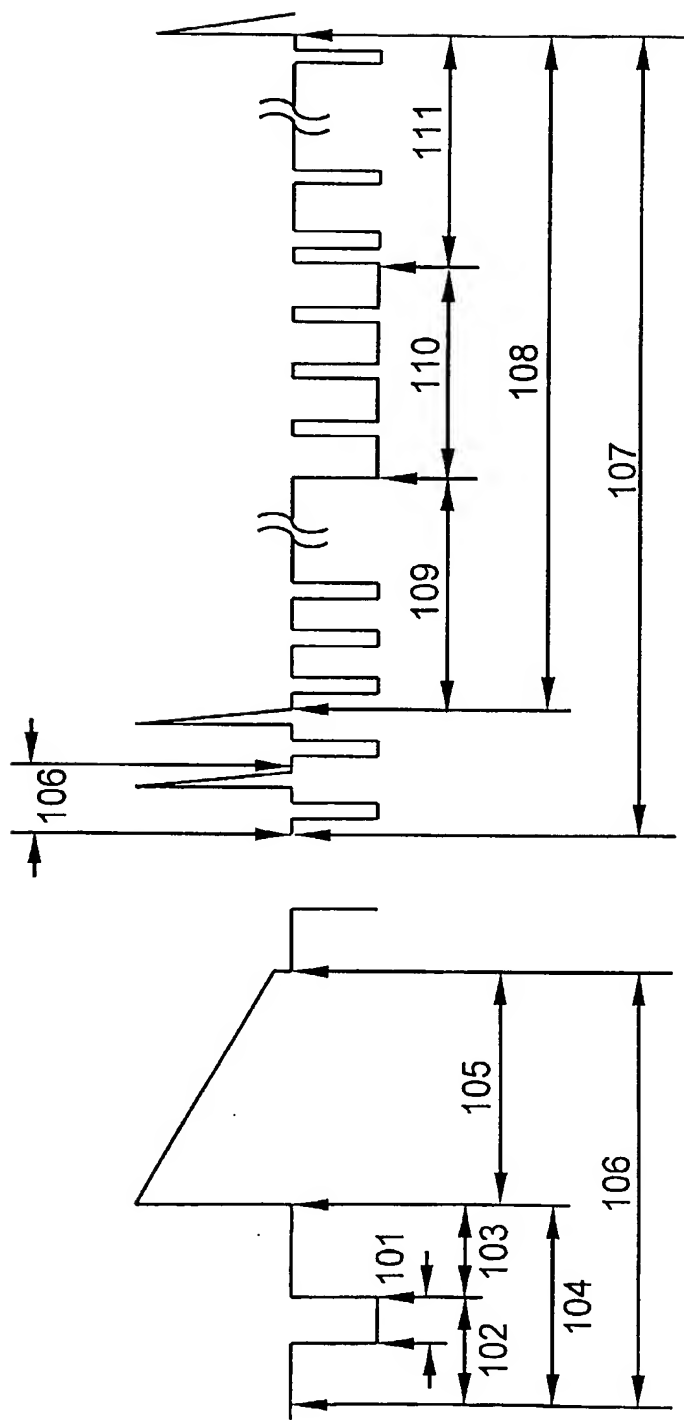


Fig. 1



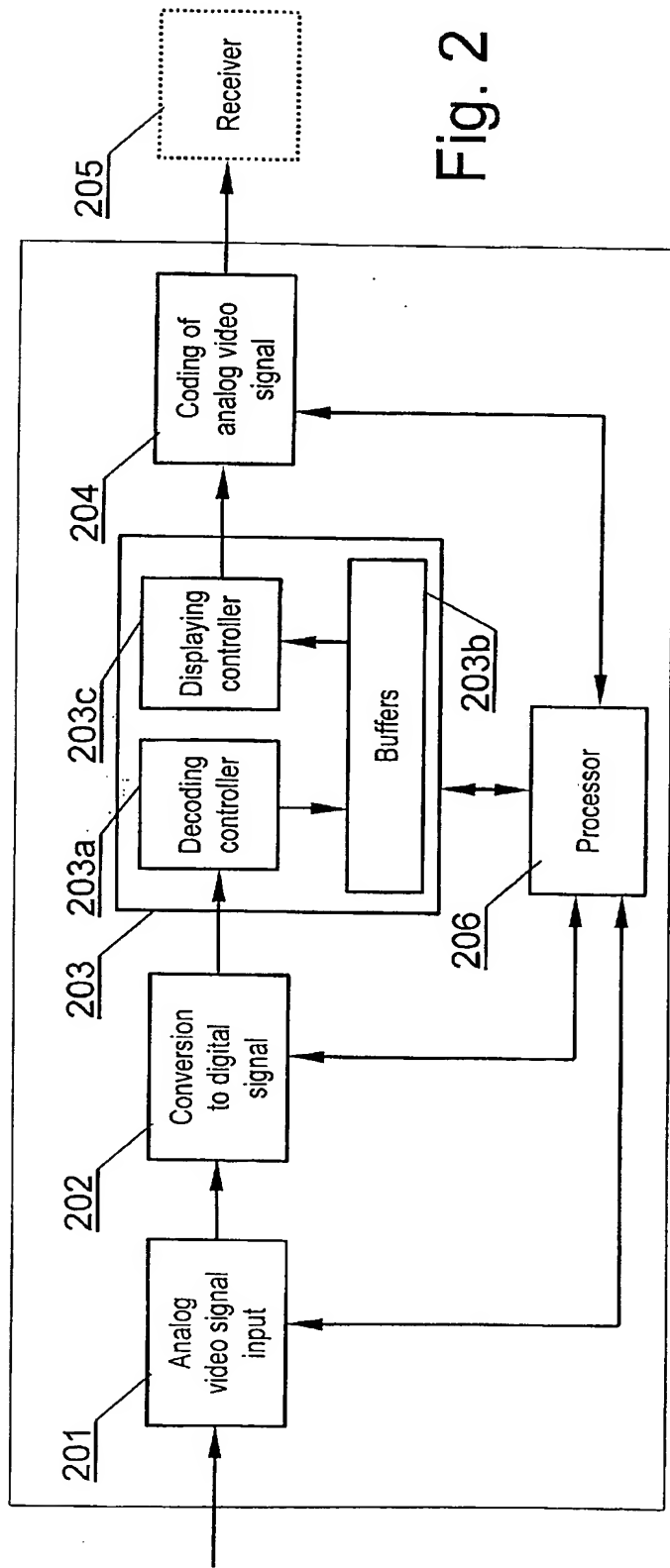


Fig. 2

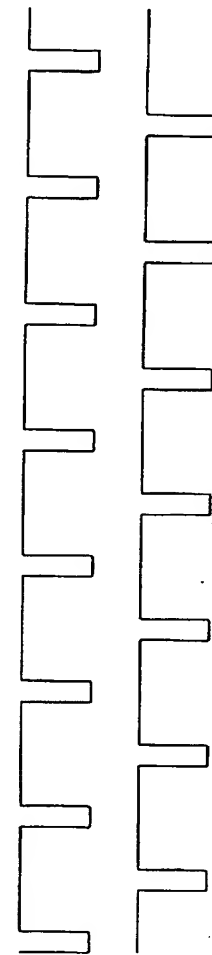


Fig. 3

vertical synchronisation - input

vertical synchronisation - output



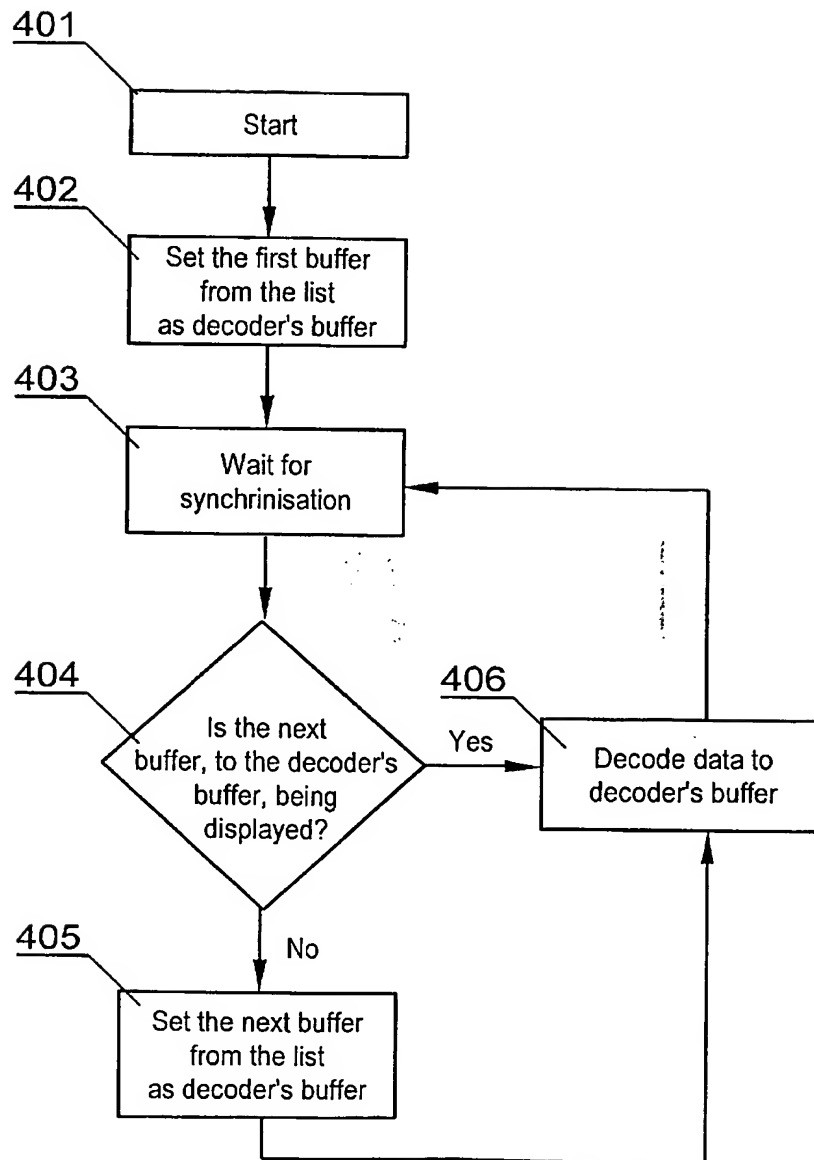
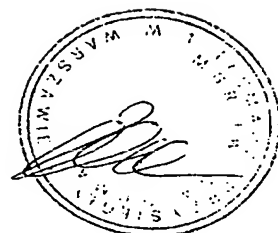


Fig. 4



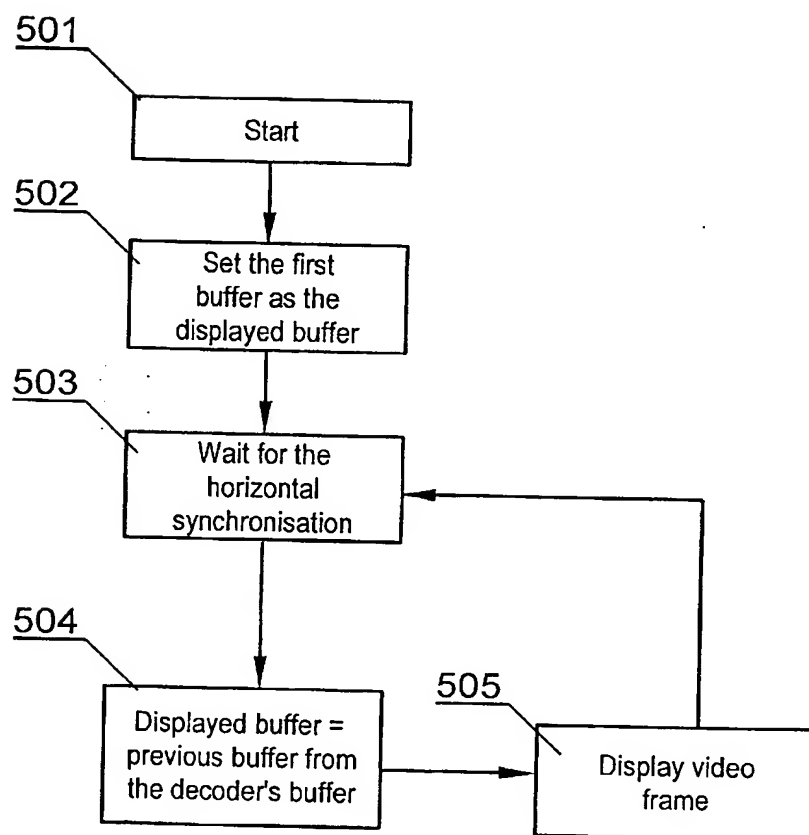
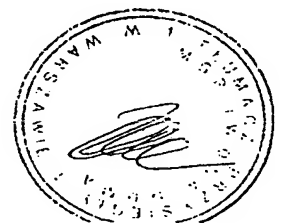


Fig. 5



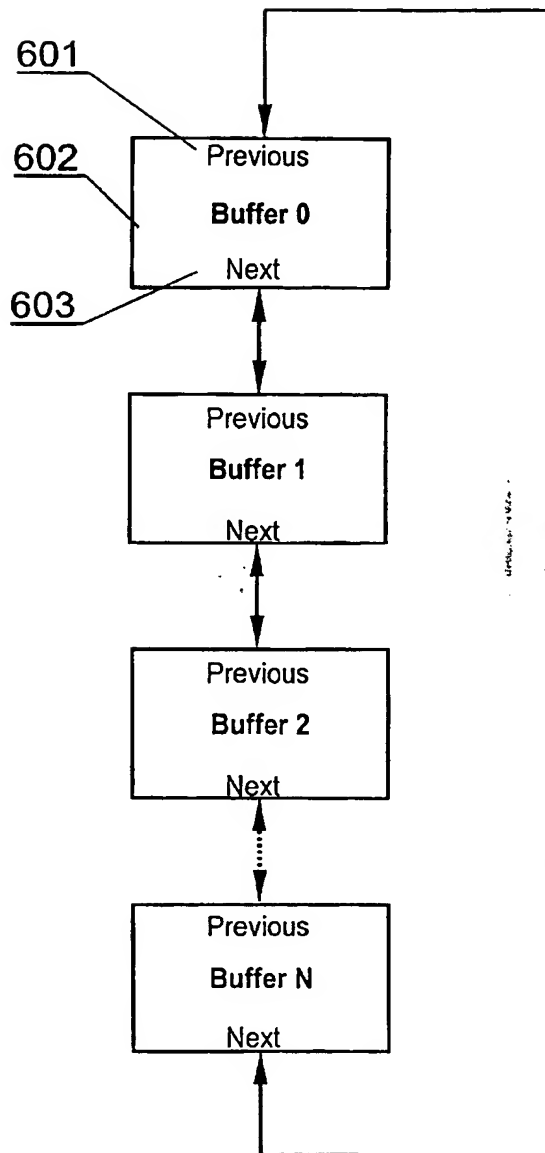


Fig. 6



---

**Repertory No.: 642/6/2004**

*I, the undersigned, Iwona Duma, sworn translator of the English language for the District Court of the City of Warsaw, hereby certify that the above text is a true and complete translation of the Polish original.*

*Warsaw, June 29, 2004.*

